

MENU

SEARCH

INDEX

DETAIL

JAPANESE

1 / 1

## PATENT ABSTRACTS OF JAPAN

(11)Publication number : 09-266351

(43)Date of publication of application : 07.10.1997

(51)Int.Cl.

H01S 3/18  
H01L 33/00

(21)Application number : 08-074220

(71)Applicant : FUJI PHOTO FILM CO LTD

(22)Date of filing : 28.03.1996

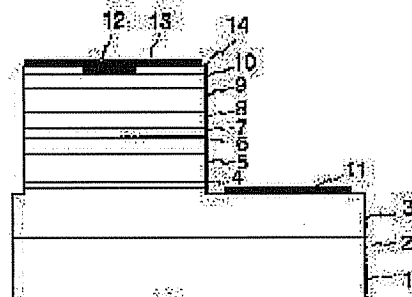
(72)Inventor : HAYAKAWA TOSHIRO

## (54) ALINGAN SEMICONDUCTOR LIGHT EMITTING ELEMENT

## (57)Abstract:

PROBLEM TO BE SOLVED: To provide an AlInGaN semiconductor light emitting element which has an reduced impedance.

SOLUTION: Sequentially grown on a sapphire face substrate 1 are a p-GaN low-temperature buffer layer 2, p-GaN buffer layer 3, p-In<sub>0.1</sub>Ga<sub>0.9</sub>N buffer layer 4, a cladding layer, a p-Al<sub>0.15</sub>Ga<sub>0.85</sub>N cladding layer 5, a p-GaN light guiding layer 6, an active layer 7, an n-GaN light guiding layer 8, an n-Al<sub>0.15</sub>Ga<sub>0.85</sub>N cladding layer 9 and an n-GaN cap layer 10. The grown structure is subjected to a plasma CVD process to form an SiN film 14 over its entire surface, subjected to photolithographic and etching processes to remove unnecessary parts except for an light emitting region therefrom, and then subjected to a reactive ion beam etching(RIBE) process using chlorine ions to remove an epitaxial layer other than the light emitting region until the p-GaN buffer layer 3 is exposed. The SiN film 14 is formed there in with a stripe-shaped window 12 for current injection, formed thereon with Ti/Al/Au layers as an n-side electrode 13 which covers the stripe window 12, and then an exposed area of the p-GaN buffer layer is deposited and annealed in a nitrogen atmosphere to form Ni/Au layers as a p-side ohmic electrode 11.



## LEGAL STATUS

[Date of request for examination]

20.11.2002

(19)日本国特許庁 (J P)

(12) 公開特許公報 (A)

(11)特許出願公開番号

特開平9-266351

(43)公開日 平成9年(1997)10月7日

| (51)Int.Cl. <sup>9</sup> | 識別記号 | 片内整理番号 | F I           | 技術表示箇所 |
|--------------------------|------|--------|---------------|--------|
| H 0 1 S 3/18             |      |        | H 0 1 S 3/18  |        |
| H 0 1 L 33/00            |      |        | H 0 1 L 33/00 | C      |

審査請求 未請求 請求項の数 1 O L (全 4 頁)

(21)出願番号 特願平8-74220

(22)出願日 平成8年(1996)3月28日

(71)出願人 000005201

富士写真フイルム株式会社

神奈川県南足柄市中沼210番地

(72)発明者 早川 利郎

神奈川県足柄上郡開成町宮台798番地 富

士写真フイルム株式会社内

(74)代理人 弁理士 柳田 征史 (外1名)

(54)【発明の名称】 A l i n G a N系半導体発光素子

(57)【要約】

【課題】 AlInGa<sub>N</sub>系半導体発光素子において、インピーダンスを低減する。

【解決手段】 サファイア c 面基板 1 上に、p-GaN低温バッファ層 2、p-GaNバッファ層 3、p-In<sub>0.1</sub>Ga<sub>0.9</sub>Nバッファ層 4、クラッド層、p-Al<sub>0.15</sub>Ga<sub>0.85</sub>Nクラッド層 5、p-GaN光ガイド層 6、活性層 7、n-GaN 光ガイド層 8、n-Al<sub>0.15</sub>Ga<sub>0.85</sub>Nクラッド層 9 および n-GaN キャップ層 10 を順次成長する。SiN 膜 14 をプラズマ CVD で全面に製膜した後、フォトリソグラフィとエッチングにより発光領域以外の不要部分を除去し、塩素イオンを用いた R I B E により発光領域以外のエピタキシャル層を p-GaN バッファ層 3 が露出するまでエッチング除去する。SiN 膜 14 に電流注入のためのストライプ状窓 12 を作製後、該ストライプ窓 12 を覆うように n 側電極 13 として Ti / Al / Ti / Au を、また p-GaN バッファ層の露出部に p 側電極 11 として Ni / Au を蒸着・窒素中アニールしてオーミック電極を形成する。

